

Temat	Akceleracja sprzętowa sieci neuronowej.
Temat w języku angielskim	Hardware acceleration of the neural network.
Opiekun pracy	dr hab. inż. Marek Wójcikowski
Konsultant pracy	
Recenzent	
Cel pracy	Celem pracy jest zaprojektowanie, analiza i optymalizacja wybranej sieci neuronowej, działającej na systemie wbudowanym, wyposażonej w wybraną metodę i sprzęt do akceleracji sprzętowej.
Zadania	<ol style="list-style-type: none"> 1. Przegląd dostępnych metod projektowania i implementacji sieci neuronowych z akceleracją sprzętową (np.: platforma Zynq/Zybo z podkładem FPGA lub Intel Movidius Neural Network Stick). 2. Wybór implementacji oraz przykładowej aplikacji. 3. Zaprojektowanie i uczenie sieci, analiza działania. 4. Realizacja sprzętowego wspomaganie obliczeń sieci. 5. Pomiar parametrów otrzymanego rozwiązania (możliwości, prędkość działania, zużycie zasobów, pobór mocy).
Literatura	<ol style="list-style-type: none"> 1. Fatseas K., "Embedded Neural Network Design on the ZYBO FPGA for Vision Based Object Localization", M.Sc. Thesis, July 2018, Accessed on: January 3, 2022, [Online] Available: https://essay.utwente.nl/75891/1/Fatseas_MA_EEMCS.pdf 2. "Deep Neural Network Hardware Accelerator", Accessed on: January 3, 2022, [Online] Available: https://projects.digilentinc.com/SmarTech/deep-neural-network-hardware-accelerator-bda5e8 3. Mattmann A. Chris, "Machine Learning with TensorFlow", Manning, 2nd edition, 2021.
Proponowana liczba osób	1
Informacje dodatkowe	
Komentarz	
Studia	Elektronika i telekomunikacja stacjonarne I stopnia - inżynierskie

Temat	Automatyczna diagnostyka urządzeń pracujących w układach FPGA .
Temat w języku angielskim	Automatic diagnostic of devices working in FPGA chip .
Opiekun pracy	prof. dr hab. inż. Stanisław Szczepański
Konsultant pracy	mgr inż. Wojciech Żebrowski
Recenzent	
Cel pracy	Celem pracy jest przygotowanie algorytmu diagnostyki urządzenia pracującego w układzie FPGA. Opracowany algorytm powinien zostać zaimplementowany na karcie z procesorem Cortex A9 i umożliwić prezentację działania w systemie operacyjnym Linux (Petalinux lub Ubuntu).
Zadania	<ol style="list-style-type: none"> 1. Opracowanie algorytmu diagnostyki urządzenia pracującego w układzie FPGA. 2. Zaprojektowanie modelu weryfikacji z użyciem języka UVM lub VVM / OVM. 3. Wykonanie modelu sprzętowego w postaci programu implementowalnego do FPGA jako IPcore. Komunikacja z warstwą fizyczną z użyciem procesora ARM Cortex A9. 4. Opracowanie podmiiany danych wejściowych systemu pracującego w układzie FPGA. Nadzorowanie procesu z poziomu systemu wbudowanego. 5. Wizualizacja wyników działania algorytmu diagnostyki w systemie operacyjnym Linux.
Literatura	<ol style="list-style-type: none"> 1. Louise H. Crockett Ross A. Elliot Martin A. Enderwitz Robert W. Stewart Department of Electronic and Electrical Engineering University of Strathclyde Glasgow, Scotland, UK „Embedded Processing with the ARM®Cortex® -A9 on the Xilinx ® Zynq®-7000 All Programmable SoC”. Edition 1 year 2014. 2. Bruce Eckel - „Thinking In C” Edycja Polska 2002. 3. Peter Flake „System Verilog for Design” rok 2010.
Proponowana liczba osób	1
Informacje dodatkowe	
Komentarz	Projekt dotyczy podmiiany wartości początkowych pamięci systemu i zweryfikowanie działania urządzenia. Opracowany model testów powinien wykrywać automatycznie zmiany w rejestrach urządzenia i sygnalizować błędy. Z użyciem logiki FPGA i procesora Cortex A9 będą udostępniane dane statystyczne systemu.
Studia	Elektronika i telekomunikacja stacjonarne I stopnia - inżynierskie

Temat	Badanie układów stabilizacji składowej wspólnej napięcia wyjściowego w różnicowych wzmacniaczach CMOS.
Temat w języku angielskim	Study of stabilization systems of common-mode output voltage in CMOS differential amplifiers.
Opiekun pracy	dr hab. inż. Waldemar Jendernalik
Konsultant pracy	
Recenzent	
Cel pracy	Celem pracy jest zaprojektowanie i porównanie różnych układów stabilizacji wyjściowego napięcia wspólnego w różnicowych wzmacniaczach CMOS. Badania można zawęzić do klasy wzmacniaczy na zakres wysokich częstotliwości. Projekty mają być wykonane w oprogramowaniu Cadence Virtuoso zgodnie z technologią CMOS 0,18 μm lub 0,35 μm .
Zadania	<ol style="list-style-type: none"> 1. Zapoznanie się z różnicowymi wzmacniaczami CMOS; 2. Zapoznanie się z układami stabilizacji składowej wspólnej; 3. Projekty elektryczne układów stabilizacji; 4. Badania symulacyjne; 5. Projekty topografii i weryfikacje <i>post-layout</i>.
Literatura	<ol style="list-style-type: none"> 1. Publikacje z bazy IEEE. 2. Dokumentacja technologii AMS, TSMC lub X-FAB dostępna w Katedrze Systemów Mikroelektronicznych. 3. B. Pankiewicz, W. Jendernalik. Projektowanie full-custom układów scalonych CMOS w środowisku Cadence Virtuoso. Skrypt Politechniki Gdańskiej, 2016r.
Proponowana liczba osób	1
Informacje dodatkowe	
Komentarz	
Studia	Elektronika i telekomunikacja stacjonarne I stopnia - inżynierskie

Temat	Dwuwyjściowy wzmacniacz transkonduktancyjny w technologii CMOS XFAB 0,18 μm przeznaczony do budowy filtrów typu OTA-C.
Temat w języku angielskim	Dual output transconductance amplifier in CMOS XFAB 0.18 μm technology for use in OTA-C filters.
Opiekun pracy	dr hab. inż. Bogdan Pankiewicz
Konsultant pracy	
Recenzent	
Cel pracy	Celem pracy jest wykonanie projektu dwuwyjściowego wzmacniacza transkonduktancyjnego w technologii CMOS XFAB 0,18 μm przeznaczonego do budowy filtrów typu OTA-C pracujących w zakresie średnich i wysokich częstotliwości (100 kHz-0,3 GHz). Ze względu na postawione wymagania układ powinien pracować z wykorzystaniem tranzystorów MOS w zakresie nasycenia, charakteryzować się wystarczająco wysoką wartością transkonduktancji i szerokim pasmem częstotliwościowym.
Zadania	<ol style="list-style-type: none"> 1. Zapoznanie się z problemem. 2. Wykonanie projektu schematu elektrycznego. 3. Wykonanie symulacji elektrycznych projektu. 4. Wykonanie projektu topografii i symulacji po ekstrakcji topografii. 5. Wykonanie symulacji przykładowego filtra z użyciem zaprojektowanego wzmacniacza transkonduktancyjnego.
Literatura	<ol style="list-style-type: none"> 1. S.T. Dupuie and M. Ismail, „High frequency CMOS transconductors”, in Analogue IC Design: The Current-Mode Approach (C. Toumazou, E J. Lidgey and D. G. Haigh, Eds.). Peter Peregrinus Ltd.: London, 1990. 2. M. Pelgrom, A. Duinmaijer, A. Welbres, „Matching properties of MOS transistors”, IEEE Journal of Solid-State Circuits, vol.. 24, no. 5, October 1989. 3. R. L. Geiger, P. E. Allen, N. R. Strader, „VLSI design techniques for analog and digital circuits”, McGraw-Hill 1990. 4. Dokumentacja technologii CMOS XFAB 0,18 μm – dostępna w katedrze. 5. Dokumentacja pakietu oprogramowania CADENCE – dostępna w katedrze.
Proponowana liczba osób	1
Informacje dodatkowe	
Komentarz	
Studia	Elektronika i telekomunikacja stacjonarne I stopnia - inżynierskie

Temat	Graficzny equalizer: wizualizacja widma muzyki z wykorzystaniem ferro fluidów.
Temat w języku angielskim	Graphic equalizer: ferrofluid-based audio-spectrum visualization.
Opiekun pracy	dr hab. inż. Adrian Bekasiewicz
Konsultant pracy	
Recenzent	
Cel pracy	Celem pracy jest zbudowanie urządzenia do wizualizacji widma muzyki. Konwencjonalne rozwiązania tego typu wykorzystują wyświetlacze LED gdzie każda kolumna odpowiada innej częstotliwości dźwięku. W pracy wizualizacja zostanie zrealizowana z wykorzystaniem ferrofluidu – tj. substancji płynnej, która ulega silnej polaryzacji w obecności zewnętrznych źródeł magnetycznych. Wizualizacja widma będzie realizowana z wykorzystaniem elektromagnesów, których włączanie/wyłączanie będzie zsynchronizowane z intensywnością oraz częstotliwością dźwięków tworzących ścieżkę muzyczną. W ramach pracy konieczne będzie zbudowanie elektromagnesów, oraz układu ich sterowania (włączania/wyłączania) sprzężonego z graficznym equalizerem. W celu dodatkowego zwiększenia walorów estetycznych, układ będzie wyposażony w podświetlenie LED o zmiennej barwie i intensywności sterowany za pomocą mikrokontrolera. Zakłada się, że układ będzie w stanie wizualizować przynajmniej tony niskie, średnie, oraz wysokie. Sterowanie urządzeniem można zrealizować z wykorzystaniem mikrokontrolera bądź układu FPGA.
Zadania	<ol style="list-style-type: none"> 1. Przegląd literatury; 2. Analiza konstrukcji i metod projektowania urządzeń do wizualizacji widma muzyki; 3. Przegląd rozwiązań oraz opracowanie konstrukcji elektromagnesów do polaryzacji ferrofluidu; 4. Opracowanie architektury oraz oprogramowania graficznego equalizera; 5. Demonstracja własności urządzenia i jego porównanie z istniejącymi rozwiązaniami wyświetlaczy graficznych.
Literatura	<ol style="list-style-type: none"> 1. E. Gates, <i>Introduction to Basic Electricity and Electronics Technology</i>, Cengage Learning, 2013. 2. M. Margolis, <i>Arduino Cookbook</i>, O'Reilly, 2nd ed. Cambridge, 2011. 3. J. Hagedorn, F. Sell-Le Blanc, J. Fleischer, <i>Handbook of Coil Winding</i>, Springer, 2018. 4. S. Nanayakkara, E. Taylor, L. Wyse, and S.H. Ong, "An enhanced musical experience for the deaf: design and evaluation of a music display and a haptic chair," <i>Proc. SIGCHI Conf. Human Fact. Comp. Syst.</i>, 2009. 5. MSGEQ7, Seven band graphic equalizer, Mixed Signal Integration, 2004.
Proponowana liczba osób	1
Informacje dodatkowe	
Komentarz	Praca wymaga samodzielności i znajomości podstawowych technik projektowania układów cyfrowych. Układ equalizera będzie sterowany za pomocą mikrokontrolera lub FPGA. Do opracowania oprogramowania przyda się znajomość składni języków z rodziny C/C++.
Studia	Elektronika i telekomunikacja stacjonarne I stopnia - inżynierskie

Temat	Mikroelektroniczny system wbudowany do monitorowania jakości powietrza.
Temat w języku angielskim	Microelectronic embedded system for air quality monitoring.
Opiekun pracy	dr hab. inż. Marek Wójcikowski
Konsultant pracy	
Recenzent	
Cel pracy	Celem pracy jest zaprojektowanie, wykonanie oraz analiza działania mikroelektronicznego systemu wbudowanego służącego do pomiarów jakości powietrza w pomieszczeniu. Do oceny jakości powietrza można użyć następujący zestaw mierzonych wartości: equivalent CO2 (eCO2), TVOC (Total Volatile Organic Compound), wilgotność względna i temperatura powietrza. W uzasadnionych przypadkach można wykorzystać inny zestaw mierzonych wartości, zaproponowany przez dyplomanta. System będący przedmiotem pracy powinien być miniaturowy, energooszczędny i wyposażony w wybrane czujniki oraz łączność bezprzewodową.
Zadania	<ol style="list-style-type: none"> 1. Wybrać platformę sprzętową (np. moduł xyz-mIOT 2.09 M95FA Quad Band GSM + HDC2010, DRV5032 - do Arduino i Raspberry Pi) oraz zaprojektować ew. elementy peryferyjne i zasilające. 2. Uruchomić system wbudowany. 3. Napisać oprogramowanie sterowników czujników i uruchomić czujniki. 4. Zaproponować sposób interpretacji wyników pomiarów powietrza. 5. Uruchomić łączność bezprzewodową i opracować sposób odbierania danych (serwer, chmura, itp.) 6. Wykonać integrację systemu z czujnikami. 7. Zaprojektować i wykonać interfejs użytkownika 8. Wykonać analizę działania systemu, w tym pobór mocy z zasilania.
Literatura	<ol style="list-style-type: none"> 1. Klaus Elk, "Embedded Software for the IoT", De Gruyter, ISBN: 9781547401048, 2018. 2. Jiming Sun, Marc Jones, Stefan Reinauer, Vincent Zimmer, "Embedded Firmware Solutions: Development Best Practices for the Internet of Things", eBook (Open Access Edition), Apress; 1st ed. edition, 2015. 3. xyz-mIoT equipped with BG96 modem :: FEATURES, Accessed on: January 3, 2022. [Online]. Available: https://itbrainpower.net/xyz-mIoT/xyz-mIoT_BG96_LTE_CATM1_NBIOT_GPRS_GNSS_low_power_IoT_shield.
Proponowana liczba osób	1
Informacje dodatkowe	
Komentarz	
Studia	Elektronika i telekomunikacja stacjonarne I stopnia - inżynierskie

Temat	Modularne stanowisko do pomiaru charakterystyk anten mikrofalowych wykonane w technologii fabrykacji addytywnej.
Temat w języku angielskim	Modular stand for measurements of microwave antenna characteristics manufactured using additive technologies.
Opiekun pracy	dr hab. inż. Adrian Bekasiewicz
Konsultant pracy	
Recenzent	
Cel pracy	Celem pracy jest zbudowanie głowic do pomiaru charakterystyk anten mikrofalowych wykonanych w technologii fabrykacji addytywnej (potocznie określanej mianem drukowania 3D). Pomiary takie realizuje się za pomocą dwóch wież – nadawczej oraz odbiorczej, na których zamontowane są odpowiednie głowice umożliwiające wykonanie sekwencji obrotów anteny oraz pomiaru jej charakterystyk przy użyciu np. wektorowego analizatora sieci. Komercyjne rozwiązania stanowisk pomiaru anten są drogie, co wiąże się z wykorzystaniem metalu oraz technik obróbki skrawaniem do ich konstrukcji, a także drogich komponentów mikrofalowych (np. złącz obrotowych). Celem pracy jest maksymalne ograniczenie kosztów związanych z budową stanowiska poprzez zrezygnowanie ze stosowania drogich elementów. Zakłada się, że konstrukcja zostanie zaprojektowana w całości z wykorzystaniem części, które będzie można wydrukować. Głowice nadawcza i odbiorcza będą miały możliwość obracania anteny w zakresie $\pm 180^\circ$ odpowiednio w poziomie i w pionie. Ponadto głowica odbiorcza będzie wyposażona w możliwość pochYLENIA anteny. Obracanie wież, będzie realizowane z wykorzystaniem silników krokowych oraz płytek prototypowych z rodziny Arduino. Stanowisko będzie wyposażone w drukowane komponenty umożliwiające szybkie (bez użycia śrub) dostosowanie głowic do pomiaru wybranych anten. Głowice będą zamontowane do stojaków geodezyjnych.
Zadania	<ol style="list-style-type: none"> 1. Przegląd literatury; 2. Analiza stanowisk pomiarowych dostępnych komercyjnie; 3. Opracowanie projektu głowic pomiarowych; 4. Zbudowanie stanowiska oraz opracowanie oprogramowania sterującego; 5. Przeprowadzenie pomiarów anten referencyjnych oraz porównanie z wynikami uzyskanymi w komorze bezchowej.
Literatura	<ol style="list-style-type: none"> 1. N. Nikolova, „Basic methods in antenna measurements”. 2. E. Jackson, „Antenna Measurements with the Network Analyzer” Agilent Technologies (whitepaper). 3. W.H. Kummer, et al. „IEEE standard test procedures for antennas,” IEEE Std 149-1965 (R2008), 2008. 4. L.H. Hemming, Electromagnetic Anechoic Chambers, IEEE-Press, 2002. 5. B. Y. Toh, R. Cahill and V. F. Fusco, "Understanding and measuring circular polarization," in <i>IEEE Transactions on Education</i>, vol. 46, no. 3, pp. 313-318, Aug. 2003. 6. M.D. Foegelle, „Antenna Pattern Measurement: Concepts and Techniques,” ETS-Lindgren (whitepaper), 2002.
Proponowana liczba osób	1
Informacje dodatkowe	
Komentarz	Projekt będzie wymagał zaangażowania czasowego (zakłada się kilkukrotne rewizje projektów głowic przed ich wykonaniem). Projekt dotyczy stworzenia użytecznego narzędzia do analizy rzeczywistych charakterystyk struktur antenowych w środowiskach niebezechowych. Może być ono szczególnie przydatne z punktu widzenia realizacji zajęć laboratoryjnych przy niewielkich nakładach finansowych (przy założeniu dostępności okablowania i narzędzi pomiarowych). Zakłada się, że gotowe rozwiązanie zostanie udostępnione dla społeczności w formule open hardware.
Studia	Elektronika i telekomunikacja stacjonarne I stopnia - inżynierskie

Temat	Modulator szerokości impulsów w technologii CMOS.
Temat w języku angielskim	Pulse width modulator in CMOS technology.
Opiekun pracy	dr hab. inż. Grzegorz Blakiewicz
Konsultant pracy	
Recenzent	
Cel pracy	Należy zaprojektować modulator szerokości impulsów (PWM) w technologii CMOS, o parametrach: napięcie zasilania 3,3 V, częstotliwość fali prostokątnej 100 kHz, zakres regulacji współczynnika wypełnienia impulsów od 5% do 95%.
Zadania	<ol style="list-style-type: none"> 1. Zapoznanie się z budową, parametrami elektrycznymi oraz metodami projektowania modulatorów szerokości impulsów. 2. Opracowanie schematu elektrycznego modulatora szerokości impulsów. 3. Opracowanie topografii masek modulatora do technologii CMOS 180 nm lub 350 nm. 4. Wykonanie symulacji weryfikujących poprawność działania zaprojektowanego modulatora. 5. Przygotowanie dokumentacji technicznej wykonanego projektu.
Literatura	<ol style="list-style-type: none"> 1. Ö. Ferenczi, „Zasilanie układów elektronicznych – Zasilacze impulsowe”, WNT Warszawa 1989. 2. U. Tietze, Ch. Schenk „Układy półprzewodnikowe”, WNT 2009. 3. R.W. Erickson, D. Maksimovic: „Fundamentals of Power Electronics”, Kluwer Academic Publishers, 2004. 4. P. Allen, D. Holberg „CMOS Analog Circuit Design”, 2 ed., New York Oxford University Press, 2002.
Proponowana liczba osób	1
Informacje dodatkowe	
Komentarz	
Studia	Elektronika i telekomunikacja stacjonarne I stopnia - inżynierskie

Temat	Moduł 360° do mapowania otoczenia w technologii LiDAR na bazie Arduino.
Temat w języku angielskim	Arduino-based 360° environment mapping module in LiDAR technology.
Opiekun pracy	dr inż. Piotr Kurgan
Konsultant pracy	
Recenzent	dr hab. inż. Adrian Bekasiewicz
Cel pracy	Celem pracy jest zaprojektowanie i zbudowanie bazującego na platformie Arduino modułu do mapowania otoczenia w technologii LiDAR. Docelowe urządzenie powinno cechować się niską ceną, niewielkimi gabarytami, wysoką precyzją pomiaru odległości i krótkim czasem odświeżania odczytu. Moduł powinien zostać zaprojektowany w taki sposób by możliwe było jego osadzenie na korpusie niewielkiego robota mobilnego. Do zakresu pracy należy przegląd dostępnych na rynku czujników laserowych, projekt konstrukcji modułu, wybór niezbędnych podzespołów, budowa i oprogramowanie urządzenia, a ostatecznie jego wszechstronne przetestowanie.
Zadania	<ol style="list-style-type: none"> 1. Przegląd i porównanie ofert rynkowych na tanie podzespoły niezbędne do realizacji projektu. 2. Opracowanie konstrukcji urządzenia. 3. Zbudowanie i oprogramowanie urządzenia. 4. Badania eksperymentalne.
Literatura	<ol style="list-style-type: none"> 1. M. Banzi, Getting Started with Arduino, Make, 2008. 2. M. Margolis, Arduino Cookbook, O'Reilly Media, 2011. 3. E. Shimon, Graph Algorithms, Cambridge University Press, 2011. 4. https://www.instructables.com/Project-Lighthouse-360-Mini-Arduino-LiDAR/.
Proponowana liczba osób	1
Informacje dodatkowe	
Komentarz	
Studia	Elektronika i telekomunikacja stacjonarne I stopnia - inżynierskie

Temat	Monitor transakcji magistrali AMBA AXI.
Temat w języku angielskim	AMBA AXI bus transaction monitor.
Opiekun pracy	prof. dr hab. inż. Stanisław Szczepański
Konsultant pracy	mgr inż. Wojciech Żebrowski
Recenzent	
Cel pracy	Celem pracy jest przygotowanie modelu urządzenia do monitorowania transakcji na magistrali AMBA AXI.
Zadania	<ol style="list-style-type: none"> 1. Wykonanie modelu systemu AMBA w oparciu o narzędzia firmy Xilinx. 2. Zaprojektowanie IPCORE implementowanego do FPGA w celu nadzorowania transakcji na magistrali AMBA AXI. 3. Wykonanie modelu fizycznego w postaci programu implementowalnego do FPGA jako IPcore, część warstwy fizycznej przetwarzana będzie przez procesor Cortex A9). 4. Opracowanie sterowników dla systemu operacyjnego Linux. 5. Wizualizacja wyników działania monitora transakcji w aplikacji Linux.
Literatura	<ol style="list-style-type: none"> 1. Louise H. Crockett Ross A. Elliot Martin A. Enderwitz Robert W. Stewart Department of Electronic and Electrical Engineering University of Strathclyde Glasgow, Scotland, UK „Embedded Processing with the ARM®Cortex® -A9 on the Xilinx ® Zynq®-7000 All Programmable SoC”. Edition 1 year 2014. 2. Bruce Eckel - „Thinking In C” Edycja Polska 2002. 3. Peter Flake „System Verilog for Design” rok 2010.
Proponowana liczba osób	1
Informacje dodatkowe	
Komentarz	Projekt dotyczy systemu monitora transakcji podczas komunikacji wewnątrz modułowej urządzeń znajdujących się w logice programowalnej FPGA. Opracowane rozwiązanie powinno sprawdzać poprawność sygnałów na magistrali zgodnie ze standardem AMBA AXI4. Z użyciem logiki FPGA i procesora Cortex A9 będą śledzone i magazynowane dane statystyczne systemu.
Studia	Elektronika i telekomunikacja stacjonarne I stopnia - inżynierskie

Temat	Niskoczęstotliwościowy scalony filtr analogowy do zastosowań w sensorach biomedycznych.
Temat w języku angielskim	Low-frequency integrated analogue filter for biomedical sensor applications.
Opiekun pracy	dr hab. inż. Waldemar Jendernalik
Konsultant pracy	
Recenzent	
Cel pracy	Celem pracy jest zaprojektowanie układu filtrującego elektryczne sygnały biomedyczne o częstotliwościach do 500 Hz. Układ powinien charakteryzować się napięciem zasilania poniżej 1,5 V, dynamiką przynajmniej 50 dB oraz bardzo niskim poborem mocy poniżej 1 μ W. Projekt układu scalonego ma być wykonany w oprogramowaniu Cadence Virtuoso zgodnie z technologią CMOS 0,18 μ m od jednej z następujących firm: TSMC (Taiwan Semiconductor Manufacturing Company), X-FAB (X-FAB Silicon Foundries SE) lub ams AG (austriamicrosystems AG).
Zadania	<ol style="list-style-type: none"> 1. Zapoznanie się z rozwiązaniami filtrów analogowych na niskie częstotliwości; 2. Projekt schematu elektrycznego filtru. 3. Projekt topografii filtru i weryfikacja post-layout'owa.
Literatura	<ol style="list-style-type: none"> 1. P.E. Allen, D.R. Holberg, CMOS Analog Circuits Design (Oxford University Press, USA 2002). 2. W. Jendernalik, J. Jakusz, G. Blakiewicz. Ladder-Based Synthesis and Design of Low-Frequency Buffer-Based CMOS Filters. Electronics 2021, 10, 2931–2943. Oraz inne publikacje z bazy IEEE. 3. Dokumentacja technologii AMS, TSMC lub X-FAB dostępna w Katedrze Systemów Mikroelektronicznych. 4. B. Pankiewicz, W. Jendernalik. Projektowanie full-custom układów scalonych CMOS w środowisku Cadence Virtuoso. Skrypt Politechniki Gdańskiej, 2016 r.
Proponowana liczba osób	1
Informacje dodatkowe	
Komentarz	
Studia	Elektronika i telekomunikacja stacjonarne I stopnia - inżynierskie

Temat	Projekt analogowego filtra scalonego CMOS z niezależną regulacją dobroci, do zastosowań w elektronicznych implantach ślimaka usznego.
Temat w języku angielskim	Design of a CMOS analog integrated filter with independent quality control for electronic cochlear implant applications.
Opiekun pracy	dr hab. inż. Jacek Jakusz
Konsultant pracy	
Recenzent	
Cel pracy	Celem pracy jest zaprojektowanie filtra bikwadratowego z niezależną regulacją dobroci i częstotliwości granicznej. Filtr ma pracować w zakresie częstotliwości akustycznych, ponadto ma być zasilany napięciem poniżej 1,8 V, pobierać moc mniejszą niż 100 μ W i posiadać dynamikę co najmniej 40 dB. Należy zaprojektować schemat elektryczny i topografię filtra wykorzystując oprogramowanie Cadence. Projekt należy wykonać dla technologii CMOS 0,18 μ m AMS, TSMC lub X-FAB.
Zadania	<ol style="list-style-type: none"> 1. Zapoznanie się z realizacjami scalonymi CMOS filtrów analogowych. 2. Opracowanie schematu elektrycznego filtra. 3. Zaprojektowanie topografii filtra. 4. Przeprowadzenie szczegółowej weryfikacji układu. 5. Opracowanie uzyskanych wyników.
Literatura	<ol style="list-style-type: none"> 1. Specyfikacja wzmacniacza sporządzona przez opiekuna pracy. 2. Phillip E. Allen, Douglas R. Holberg, „CMOS Analog Circuit Design”. 3. D. Johns, K. Martin, “Analog Integrated Circuit Design”. 4. Jendernalik, W.; Jakusz, J.; Blakiewicz, G. Ladder-Based Synthesis and Design of Low-Frequency Buffer-Based CMOS Filters. <i>Electronics</i> 2021, <i>10</i>, 2931–2943. 5. Lyon, R.F.; Mead, C. An analog electronic cochlea. <i>IEEE Trans. Acoust., Speech Signal Process.</i> 1988, <i>36</i>, 1119–1134. 6. Dokumentacja technologii AMS, TSMC, X-FAB – dostępna w Katedrze Systemów Mikroelektronicznych.
Proponowana liczba osób	1
Informacje dodatkowe	
Komentarz	
Studia	Elektronika i telekomunikacja stacjonarne I stopnia - inżynierskie

Temat	Projekt niskonapięciowego wzmacniacza operacyjnego typu rail-to-rail w technologii X-FAB 180 nm CMOS .
Temat w języku angielskim	Design of low-voltage rail-to-rail operational amplifier in 180 nm X-FAB CMOS technology.
Opiekun pracy	dr hab. inż. Jacek Jakusz
Konsultant pracy	
Recenzent	
Cel pracy	Celem pracy jest zaprojektowanie scalonego wzmacniacza operacyjnego o budowie umożliwiającej pracę z sygnałami wejściowymi w zakresie napięć zasilających (typu Rail-to-Rail). Ponadto wzmacniacz ma charakteryzować się pasmem nie mniejszym niż 5 MHz i napięciem zasilania mniejszym niż 2,5 V. Należy zaprojektować schemat elektryczny i topografię wzmacniacza wykorzystując oprogramowanie Cadence. Projekt należy wykonać dla technologii CMOS: AMS, TSMC lub X-FAB.
Zadania	<ol style="list-style-type: none"> 1. Przegląd istniejących rozwiązań. 2. Zaprojektowanie schematu elektrycznego wzmacniacza. 3. Przeprowadzenie symulacji komputerowych i optymalizacja parametrów wzmacniacza. 4. Zaprojektowanie topografii wzmacniacza. 5. Przeprowadzenie szczegółowych symulacji po ekstrakcji elementów pasożytniczych. 6. Opracowanie uzyskanych wyników.
Literatura	<ol style="list-style-type: none"> 1. Phillip E. Allen, Douglas R. Holberg, „CMOS Analog Circuit Design”, Second Edition, Oxford University Press 2002. 2. D. Johns, K. Martin, “Analog Integrated Circuit Design”, Second Edition, John Wiley & Sons, Inc.2011. 3. B. Razavi, "Design of Analog CMOS Integrated Circuits", Second Edition, MC-Graw Hill, Inc. 2017. 4. Dokumentacja technologii CMOS XFAB 0,18 μm – dostępna w katedrze. 5. Dokumentacja pakietu oprogramowania CADENCE – dostępna w katedrze.
Proponowana liczba osób	1
Informacje dodatkowe	
Komentarz	
Studia	Elektronika i telekomunikacja stacjonarne I stopnia - inżynierskie

Temat	Robot przeszukujący labirynt na bazie Arduino.
Temat w języku angielskim	Arduino-based maze solving robot.
Opiekun pracy	dr inż. Piotr Kurgan
Konsultant pracy	
Recenzent	dr hab. inż. Adrian Bekasiewicz
Cel pracy	Celem pracy jest zbudowanie opartego na Arduino taniego robota przeszukującego labirynt. Urządzenie powinno być wyposażone w napęd, stosowne czujniki oraz jednostkę sterującą. Urządzenie powinno przeszukiwać labirynt w oparciu o wybrany algorytm rozwiązujący problem labiryntu (ang. <i>maze solving algorithm</i>). Do zakresu pracy należeć będzie przegląd i porównanie wymaganych w projekcie technik oraz algorytmów przeszukiwania labiryntu, wybór konstrukcji, budowa i oprogramowanie urządzenia, a ostatecznie jego wszechstronne przetestowanie.
Zadania	<ol style="list-style-type: none"> 1. Przegląd literatury w zakresie algorytmów rozwiązujących problem labiryntu. 2. Przegląd dostępnych konstrukcji robotów przeszukujących labirynt. 3. Przegląd i porównanie ofert rynkowych na tanie podzespoły układów przeszukujących labirynt. 4. Opracowanie lub wybór konstrukcji urządzenia. 5. Zbudowanie i oprogramowanie urządzenia. 6. Badania eksperymentalne.
Literatura	<ol style="list-style-type: none"> 1. M. Banzi, Getting Started with Arduino, Make, 2008. 2. M. Margolis, Arduino Cookbook, O'Reilly Media, 2011. 3. E. Shimon, Graph Algorithms, Cambridge University Press, 2011.
Proponowana liczba osób	1
Informacje dodatkowe	
Komentarz	Temat wznawiany.
Studia	Elektronika i telekomunikacja stacjonarne I stopnia - inżynierskie

Temat	Sprzętowy akcelerator do przetwarzania wyrażeń regularnych zrealizowany w oparciu o płytę prototypową TySOM-2-7Z045.
Temat w języku angielskim	Hardware accelerator for regular expressions processing based on the TySOM-2-7Z045 prototype board.
Opiekun pracy	dr inż. Miron Kłosowski
Konsultant pracy	
Recenzent	
Cel pracy	Projekt i realizacja w układzie FPGA sprzętowego akceleratora przetwarzającego wybrane elementy wyrażeń regularnych oraz implementacja sterownika dla tego akceleratora pozwalającego na jego pracę w systemie operacyjnym Linux na płycie prototypowej TySOM-2-7Z045.
Zadania	<ol style="list-style-type: none"> 1. Zapoznanie się z wyrażeniami regularnymi, ćwiczenia z komendą grep, specyfikacja szczegółowych założeń akceleratora. 2. Opracowanie w języku VHDL projektu akceleratora przetwarzającego wybrane elementy wyrażeń regularnych. 3. Opracowanie sterownika dla zaprojektowanego akceleratora (działającego w systemie operacyjnym Linux). 4. Opracowanie oprogramowania testującego i porównującego wydajność akceleratora z wydajnością systemowej komendy grep uruchomionej na tej samej platformie sprzętowej. 5. Wnioski z testów oraz pomiarów wydajności i podsumowanie.
Literatura	<ol style="list-style-type: none"> 1. Strona laboratorium ISP: http://www.ue.eti.pg.gda.pl/isp. 2. Dokumentacja układu FPGA: www.xilinx.com. 3. Gogte, Vaibhav, et al. "HARE: Hardware accelerator for regular expressions." Microarchitecture (MICRO), 2016 49th Annual IEEE/ACM International Symposium on. IEEE, 2016. 4. Dokumentacja płyty prototypowej TySOM-2-7Z045: www.aldec.com.
Proponowana liczba osób	1
Informacje dodatkowe	
Komentarz	
Studia	Elektronika i telekomunikacja stacjonarne I stopnia - inżynierskie

Temat	System do bezprzewodowej kontroli wykonania zadań obsługiwany z poziomu telefonu komórkowego.
Temat w języku angielskim	Wireless performance audit system operated from a mobile phone.
Opiekun pracy	dr inż. Łukasz Gołuński
Konsultant pracy	
Recenzent	
Cel pracy	Celem jest opracowanie i wykonanie systemu do kontroli wykonywanych zadań opartego o technikę bezprzewodową (m. in. RFID). System ma być obsługiwany w systemie operacyjnym android. System ma za zadanie automatycznie informować użytkownika o wykonaniu zadań w momencie znajdowania się użytkownika w określonej odległości od punktu kontroli. Punkt kontroli w zależności od wybranej technologii może zawierać nadajnik lub odbiornik do komunikacji bezprzewodowej.
Zadania	<ol style="list-style-type: none"> 1. Wybór technologii bezprzewodowej do planowanych rozwiązań. 2. Zaprojektowanie umiejscowienia punktów kontroli. 3. Napisanie oprogramowania służącego do kontroli odbiornika. 4. Weryfikacja i testowanie zrealizowanego systemu.
Literatura	<ol style="list-style-type: none"> 1. F. Zhao, L. J. Guibas, i L. Guibas, <i>Wireless Sensor Networks: An Information Processing Approach</i>. Morgan Kaufmann, 2004. 2. 2. „RFID Handbook: Fundamentals and Applications in Contactless Smart Cards, Radio Frequency Identification and Near-Field Communication, 3rd Edition Wiley”.
Proponowana liczba osób	1
Informacje dodatkowe	
Komentarz	
Studia	Elektronika i telekomunikacja stacjonarne I stopnia - inżynierskie

Temat	Termostat chłodząco-grzejący z modułem Peltiera i mikroprocesorowym sterowaniem.
Temat w języku angielskim	Thermostat with the Peltier thermopile and microprocessor's control.
Opiekun pracy	dr inż. Maciej Kokot
Konsultant pracy	
Recenzent	
Cel pracy	Wykonanie termostatu chłodząco-grzejącego z modułem Peltiera i sterowaniem PID ukazującego zastosowanie i właściwości modułów Peltiera.
Zadania	<ol style="list-style-type: none"> 1. Projekt i wykonanie części mechanicznej z modułem Peltiera. 2. Projekt i wykonanie części analogowej zasilającej moduł Peltiera i kondycjonującej sygnały z przetworników temperatury na napięcie. 3. Projekt, wykonanie i oprogramowanie części cyfrowej z mikrokontrolerem sterującym oraz implementacja algorytmu PID i ewentualnie autostrojania.
Literatura	<ol style="list-style-type: none"> 1. Brzózka J., <i>Regulatory i układy automatyki</i>, Warszawa: Wydawnictwo Mikom, 2004. 2. Pniewski R., Kowalik R., Sadowski E. Ogniwo Peltiera w zastosowaniach praktycznych. - Autobusy : technika, eksploatacja, systemy transportowe, Tom R. 18, nr 12 [2017]. 3. Różnorodne materiały dotyczące: <ul style="list-style-type: none"> - parametrów technicznych i zastosowań modułów Peltiera, - regulatorów PID i ich strojenia, - precyzyjnego pomiaru temperatury. Do znalezienia i opracowania przez dyplomanta.
Proponowana liczba osób	1
Informacje dodatkowe	Temat wznawiany
Komentarz	
Studia	Elektronika i telekomunikacja stacjonarne I stopnia - inżynierskie

Temat	Wykonanie projektu urządzenia realizującego funkcję przenośnego źródła energii wykorzystującego ogniwa 18650 i sterowanego mikrokontrolerem.
Temat w języku angielskim	Design of power bank based on 18650 cells controlled by microcontroller.
Opiekun pracy	dr hab. inż. Bogdan Pankiewicz
Konsultant pracy	
Recenzent	
Cel pracy	<p>Celem projektu jest wykonanie banku energii wykorzystującego ogniwa litowe typu 18650 sterowanego mikrokontrolerem. Zalecane jest użycie mikrokontrolera z rodziny STM32. Planowane jest wykonanie obudowy poprzez wydruk 3D. Funkcjonalność obowiązkowa:</p> <ul style="list-style-type: none"> - zasilanie/uzupełnianie energii z zewnętrznego źródła o napięciu 5 V \pm5%, - pomiary napięć i prądów zarówno wejściowych, wyjściowych jak i banku akumulatorów, - możliwość poprawnej pracy z wykorzystaniem od 1 do 4 szt. ogniw litowych typu 18650, - napięcie wyjściowe 5 V, maksymalny prąd wyjściowy 3 A, - dostosowywanie prądu ładowania do możliwości zewnętrznego źródła zasilającego i maksymalnego prądu ładowania akumulatorów, - możliwa praca jako źródła energii jak i równoczesne ładowanie akumulatorów, - sygnalizacja stanu pracy urządzenia poprzez diody LED. <p>Funkcjonalności dodatkowe, nieobowiązkowe ale wskazane:</p> <ul style="list-style-type: none"> - zwiększenie zakresu dostępnych napięć wejściowych do zakresu 3,3 V – 30 V, - możliwość wyboru napięcia wyjściowego z kilku predefiniowanych wartości (2,5 V, 3,3 V i 5 V) lub kilka równoczesnych wyjść, - wyświetlanie parametrów pracy na wyświetlaczu LCD.
Zadania	<ol style="list-style-type: none"> 1. Zapoznanie się z problemem. 2. Wykonanie projektu schematu elektrycznego. 3. Wykonanie projektu płytki drukowanej oraz montaż elementów. 4. Wykonanie oprogramowania urządzenia. 5. Wykonanie obudowy urządzenia oraz jego montaż. 6. Testy działania.
Literatura	<ol style="list-style-type: none"> 1. M. Galewski, „STM32 Aplikacje i ćwiczenia w języku C z biblioteką HAL”, BTC 2019. 2. A. Czerwiński, „Akumulatory, baterie, ogniwa”, WKiŁ 2016.
Proponowana liczba osób	1
Informacje dodatkowe	
Komentarz	
Studia	Elektronika i telekomunikacja stacjonarne I stopnia - inżynierskie

Temat	Zegar obrotowy LED zasilany indukcyjnie.
Temat w języku angielskim	Inductively powered LED propeller clock.
Opiekun pracy	dr hab. inż. Adrian Bekasiewicz
Konsultant pracy	
Recenzent	
Cel pracy	Celem pracy jest zbudowanie zegara obrotowego zasilanego indukcyjnie. Urządzenie składa się z szybkoobrotowego śmigła z zamontowanymi diodami LED, spośród których każda jest sterowana niezależnie. Zsynchronizowanie włączania i wyłączenia diod z prędkością obrotową śmigła tworzy iluzję obrazu, którą można wykorzystać do wyświetlania grafik, bądź animacji. W projekcie, urządzenie zostanie wykorzystane do stworzenia iluzji zegara analogowego bądź cyfrowego, który będzie wyświetlał aktualną godzinę. Jednym z głównych problemów związanych z implementacją takich urządzeń jest zapewnienie odpowiedniego zasilania. Zazwyczaj problem rozwiązuje się poprzez zastosowanie baterii. W pracy, zasilanie zostanie zrealizowane z wykorzystaniem technologii indukcyjnej, co pozwoli na bezprzewodowe przesłanie energii niezbędnej do działania mikrokontrolera oraz diod LED. W ramach pracy przewiduje się opracowanie śmigła obrotowego, kontrolera synchronizującego włączanie/wyłączenie diod LED z prędkością obrotową śmigła oraz zaprojektowanie układu zasilania indukcyjnego.
Zadania	<ol style="list-style-type: none"> 1. Przegląd literatury; 2. Analiza konstrukcji i metod projektowania urządzeń wykorzystujących śmigła obrotowe i diody LED; 3. Analiza rozwiązań i metod indukcyjnego zasilania układów elektronicznych; 4. Opracowanie architektury zegara ze szczególnym naciskiem na synchronizację diod z obrotem śmigła oraz zasilanie indukcyjne, jego implementacja oraz opracowanie oprogramowania sterującego; 5. Demonstracja własności urządzenia i jego porównanie z istniejącymi rozwiązaniami.
Literatura	<ol style="list-style-type: none"> 1. J. Agbinya, <i>Wireless Power Transfer</i>, River Publishers, TX, USA, 2012. 2. M. Margolis, <i>Arduino Cookbook</i>, O'Reilly, 2nd ed. Cambridge, 2011. 3. M.Z. Chaari, <i>Design and production of a system for wireless charging the battery: The Wireless Power Transmission device</i>, Scholars' Press, 2018. 4. S. Venkannah, D. Mallet, Autonomous messenger using propeller LED display, <i>Int. Conf, Industrial Eng. Op. Management</i>, 2015. 5. I. Constantin, A. Dinu, and S. Coman, Automatic light intensity control for a POV technology based display, <i>Int. Conf. Engineering of Modern Electric Syst.</i>, 2021.
Proponowana liczba osób	1
Informacje dodatkowe	
Komentarz	
Studia	Elektronika i telekomunikacja stacjonarne I stopnia - inżynierskie