

Temat	Automatyczne projektowanie anten mikrofalowych o niekonwencjonalnych geometriach
Temat w języku angielskim	Automatic design of microwave antennas with unconventional topologies
Opiekun pracy	dr hab. inż. Adrian Bekasiewicz
Konsultant pracy	dr hab. inż. Adrian Bekasiewicz
Recenzent	
Cel pracy	Praca ma na celu opracowanie narzędzia do automatycznego generowania topologii trójwymiarowych struktur antenowych (np. anten z rezonatorem dielektrycznym) oraz ich implementacji w wybranym środowisku projektowania CAD (HFSS, lub CST Microwave Studio). Generowanie struktury antenowej będzie przebiegało w kilku krokach, na którełoży się zdefiniowanie odpowiednio sparametryzowanej geometrii (na planie prostokąta), jej przekształcenie do sferycznego układu współrzędnych a następnie warstwowa dyskretyzacja. Opracowanie wspomnianego rozwiązania będzie wymagało zastosowania odpowiednich narzędzi programistycznych oraz języków skryptowych dla wybranego pakietu CAD. Opracowane narzędzie zostanie wykorzystane w połączeniu z globalnym algorytmem optymalizacji do wygenerowania niekonwencjonalnego rozwiązania układowego. Przyjmuje się, że zoptymalizowana struktura zostanie wyprodukowana i pomierzona.
Zadania	<ol style="list-style-type: none"> 1. Przegląd literatury; 2. Przegląd konstrukcji anten o niekonwencjonalnych topologiach oraz metod automatycznego generowania topologii; 3. Opracowanie oprogramowania umożliwiającego generację niekonwencjonalnych topologii struktur; 4. Optymalizacja opracowanego modelu z wykorzystaniem algorytmu globalnego; 5. Fabrykacja oraz pomiary opracowanego rozwiązania prototypowego.
Literatura	<ol style="list-style-type: none"> 1. T.B. Bach, L.H. Manh, K.N. Khac, M. Beccaria, A. Massaccesi, and R. Zich, „Evolved design of microstrip patch antenna by genetic programming,” <i>Int. Conf. EM Adv. Apps.</i>, pp. 1393-1397, 2019. 2. A. Bekasiewicz, “Optimization of the hardware layer for IoT systems using a trust-region method with adaptive forward finite differences,” to appear, <i>IEEE Internet of Things Journal</i>, 2023. 3. A. Bekasiewicz, S. Koziel, P. Plotka, and K. Zwolski, “EM-driven multi-objective optimization of a generic monopole antenna by means of a nested trust-region algorithm,” <i>Applied Sciences</i>, vol. 11, no. 9, pp. 3958, 2021. 4. A. Pichler, D. Steffelbauer, and A. Nazarov, „Examples for genetic algorithm based optimal RFID tag antenna design,” <i>IEEE RFID Tech. Apps Conf.</i>, pp. 223-227, 2014. 5. J. Budhu and Y. Rahmat-Samii, “A novel and systematic approach to inhomogeneous dielectric lens design based on curved ray geometrical optics and particle swarm optimization,” <i>IEEE Trans. Ant. Prop.</i>, vol. 67, no. 6, 3657-3669, 2019. 6. E.B. Whiting, <i>et al</i>, “Dielectric resonator antenna geometry-dependent performance tradeoffs,” <i>IEEE Open J. Ant. Prop.</i>, vol. 2, 14-21, 2021.
Proponowana liczba osób	1
Informacje dodatkowe	

Komentarz	Realizacja pracy wymaga zaznajomienia się z językami skryptowymi wykorzystywanymi w oprogramowaniu CAD. Zadań nie da się zrealizować bez znajomości MATLAB'a lub Python'a. Konwersje topologii będą wymagały zastosowania metod z zakresu algebry liniowej.
Studia	Elektronika i telekomunikacja stacjonarne II stopnia

Temat	Ekstrakcja wartości parametrów małosygnałowego modelu tranzystora MOS
Temat w języku angielskim	Parameter value extraction for a small-signal MOSFET model
Opiekun pracy	dr hab. inż. Wiesław Kordalski
Konsultant pracy	mgr inż. Damian Trofimowicz
Recenzent	
Cel pracy	Opracowanie i implementacja metody ekstrakcji wartości parametrów quasi-dwuwymiarowego modelu małosygnałowego tranzystora MOS na platformie MATLABa.
Zadania	<ol style="list-style-type: none"> 1. Przegląd literatury. 2. Opracowanie i implementacja interfejsu użytkownika. 3. Wizualizacja charakterystyk częstotliwościowych parametrów admitancyjnych modelu małosygnałowego MOSFETA. 4. Wybór i implementacja metody ekstrakcji wartości parametrów modelu małosygnałowego tranzystora MOS.
Literatura	<ol style="list-style-type: none"> 1. W. Findeisen i in., <i>"Teoria i metody obliczeniowe optymalizacji"</i>, PWN, W-wa 1977. 2. D.E. Goldberg, <i>"Algorytmy genetyczne"</i> WNT, w-wa 1989. 3. M-A.Chalkiadaki,C. Enz, <i>"RF Small-Signal ..."</i>, IEEE Tr. MTT, Vol. 63, No 7, 2015. pp. 2175-2184.
Proponowana liczba osób	1
Informacje dodatkowe	
Komentarz	Do testowania opracowanej metody ekstrakcji wartości parametrów modelu małosygnałowego tranzystora MOS z kanałem indukowanym dyplomant otrzyma gotowe wyniki pomiarów charakterystyk częstotliwościowych elementów macierzy admitancyjnej $[Y_{kl}]$. Pomiarów wykonano w ramach współpracy naukowej z Instytutem Fraunhofera w Erlangen, Niemcy, na specjalnie zaprojektowanych i wykonanych nieobudowanych, dyskretnych strukturach tranzystorów MOS przystosowanych do pomiarów wysokoczęstotliwościowych za pomocą wektorowego analizatora sieci (VNA – <i>ang.</i> vector network analyzer) wyposażonego w mikrofalową sondę koplanarną. Tranzystory mierzono w zakresie od 65 MHz do 30 GHz.
Studia	Elektronika i telekomunikacja stacjonarne II stopnia

Temat	Implementacja optymalnych układów cyfrowych realizujących prostą i odwrotną transformację Fouriera dla wysokoprzepustowego systemu komunikacji satelitarnej pracującego w paśmie Ka
Temat w języku angielskim	Implementation of optimum digital circuits realizing direct and inverse Fourier transform for high-throughput satellite communication system operating in Ka band
Opiekun pracy	dr inż. Piotr Kurgan
Konsultant pracy	
Recenzent	
Cel pracy	Celem pracy jest implementacja optymalnych układów cyfrowych realizujących prostą i odwrotną transformację Fouriera (FT oraz IFT) dla wysokoprzepustowego systemu komunikacji satelitarnej (ang. <i>High-Throughput System</i>) pracującego w paśmie Ka. Rekomendowanym środowiskiem numerycznym jest oprogramowanie Matlab. Do zakresu pracy należy przegląd metod realizacji funkcjonalności FT i IFT, wybór optymalnej i implementacja z perspektywy wymagań systemowych: (i) pasmo transmisyjne ziemia-satelita: 27-31 GHz, (ii) pasmo transmisyjne satelita-ziemia: 17,2-21,2 GHz, (iii) minimalna szerokość pasma sygnału: 2,5 GHz, (iv) modulacja i kodowanie zgodnie ze standardem DVB-S2x. Wymaga się wykazania optymalności przyjętego rozwiązania na podstawie kilku scenariuszy testowych i analizy parametrów kompromisowych (ang. <i>trade-offs</i>). Sprzętowa implementacja wybranej metody w określonej arytmetyce i układzie FPGA opcjonalna.
Zadania	<ol style="list-style-type: none"> 1. Analiza literatury. 2. Wymagania systemowe. 3. Przegląd i omówienie algorytmów. 4. Implementacja wybranych algorytmów. 5. Analizy numeryczne. 6. Dyskusja nad parametrami kompromisowymi. 7. Implementacja sprzętowa (opcjonalnie).
Literatura	<ol style="list-style-type: none"> 1. Hector Fenech, <i>High-Throughput Satellites</i>, Artech House, 2021. 2. E. Oran Brigham, <i>The fast Fourier transform: An introduction to its theory and application</i>, Prentice Hall, 1973. 3. Tomasz P. Zieliński, <i>Cyfrowe przetwarzanie sygnałów. Od teorii do zastosowań</i>, WKŁ, 2005.
Proponowana liczba osób	1
Informacje dodatkowe	
Komentarz	
Studia	Elektronika i telekomunikacja stacjonarne II stopnia

Temat	Implementacja sprzętowa algorytmu MSA (Multiple Sequence Alignment) w układzie FPGA
Temat w języku angielskim	Hardware implementation of the MSA (Multiple Sequence Alignment) algorithm using the FPGA
Opiekun pracy	dr inż. Miron Kłosowski
Konsultant pracy	
Recenzent	
Cel pracy	Celem pracy jest przegląd i analiza algorytmów Multiple Sequence Alignment. Algorytmy te mają zastosowania w bioinformatyce do poszukiwania dopasowań wielu sekwencji nukleotydów. Po wyborze algorytmu powinna zostać zrealizowana jego implementacja sprzętowa w układzie FPGA oraz wykonane konieczne testy i pomiary.
Zadania	<ol style="list-style-type: none"> 1. Przegląd literatury. 2. Przegląd algorytmów MSA oraz ich analiza pod kątem możliwości implementacji sprzętowej. 3. Wybór algorytmu nadającego się do adaptacji i implementacji w dostępnym układzie FPGA. 4. Implementacja wybranego algorytmu w postaci kodu w języku C. 5. Implementacja wybranego algorytmu w postaci syntezowalnego kodu w języku VHDL lub Verilog. 6. Opracowanie systemu demonstrującego działanie algorytmu zaimplementowanego w układzie FPGA. 7. Testy i pomiary wydajności implementacji. 8. Porównanie wydajności implementacji sprzętowej i programowej. 9. Wnioski i propozycje usprawnień.
Literatura	<ol style="list-style-type: none"> 1. T. Oliver, B. Schmidt, D. Maskell, D. Nathan, R. Clemens; Multiple Sequence Alignment on an FPGA; 11th International Conference on Parallel and Distributed Systems (ICPADS'05) Year: 2005, Volume: 2; Pages: 326 – 330. 2. A. Mahram, M. C. Herbordt; FMSA: FPGA-Accelerated ClustalW-Based Multiple Sequence Alignment through Pipelined Prefiltering; 2012 IEEE 20th International Symposium on Field-Programmable Custom Computing Machines; Year: 2012; Pages: 177 - 183. 3. X. Lin, Z. Peiheng, B. Dongbo, F. Shengzhong, S. Ninghui; To accelerate multiple sequence alignment using FPGAs; Eighth International Conference on High-Performance Computing in Asia-Pacific Region (HPCASIA'05); Year: 2005; Pages: 5 pp. - 180.
Proponowana liczba osób	1
Informacje dodatkowe	
Komentarz	Temat wznawiany
Studia	Elektronika i telekomunikacja stacjonarne II stopnia

Temat	Korekcja pomiarów niebezechowych anten mikrofalowych z wykorzystaniem metody macierzy ołówkowych
Temat w języku angielskim	Correction of microwave antenna measurements performed in non-anechoic environments using matrix pencil method
Opiekun pracy	dr hab. inż. Adrian Bekasiewicz
Konsultant pracy	dr hab. inż. Adrian Bekasiewicz
Recenzent	
Cel pracy	<p>Pomiar jest bez wątplenia jednym z kluczowych kroków w niezbędnych do weryfikacji elektromagnetycznych (EM) modeli obliczeniowych wykorzystywanych w procesie projektowania anten mikrofalowych. Pomiar anteny realizuje się z wykorzystaniem struktury referencyjnej (RA), względem której antena mierzona (AUT) zmienia swoje położenie. Dla każdej z konfiguracji RA-AUT mierzona jest transmisja w systemie, która pozwala na ekstrakcję własności AUT. Typowo, pomiary wykonywane są w komorach bezechowych, środowisku otwartym, czy komorach kompaktowych (ang. <i>compact range</i>). Chociaż ich wykorzystanie zapewnia kontrolowane warunki pomiarowe (tj. ograniczenie szumów z zewnętrznych źródeł promieniowania EM, czy interferencji wynikających z odbić sygnałów pomiędzy RA oraz AUT), ich budowa jest niezwykle kosztowna (od setek tysięcy do milionów PLN). Ciekawą alternatywą jest realizacja pomiarów w środowisku niebezechowym (tj. w warunkach, które nie są kontrolowane). Zastosowanie odpowiednich metod przetwarzania sygnału na przeprowadzonych pomiarach pozwala na ekstrakcję użytecznej części sygnału z zaszumionych charakterystyk. Celem pracy jest przeprowadzenie korekcji pomiarów przeprowadzonych w środowisku niebezechowym dla kilku struktur referencyjnych z wykorzystaniem metody macierzy ołówkowych (ang. <i>pencil matrix method</i>), a także porównanie metody względem innych (już opracowanych) technik korekcji z punktu widzenia dokładności (względem pomiarów anten przeprowadzonych w komorze bezechowej).</p>
Zadania	<ol style="list-style-type: none"> 1. Przegląd literatury; 2. Koncepcja pomiarów anten w polu dalekim; 3. Metody korekcji pomiarów charakterystyk promieniowania anten przeprowadzonych w środowiskach niebezechowych; 4. Opracowanie metody korekcji charakterystyk anten z wykorzystaniem metody macierzy ołówkowych; 5. Przeprowadzenie korekcji pomierzonych charakterystyk anten referencyjnych przy użyciu metody; 6. Porównanie metody z alternatywnymi technikami korekcji.
Literatura	<ol style="list-style-type: none"> 1. L. Hemming, <i>Electromagnetic Anechoic Chambers: A fundamental Design and Specification Guide</i>, IEEE Press, Piscataway, 2002. 2. A. Bekasiewicz, S. Koziel, and M. Czyz, "Time-gating method with automatic calibration for accurate measurements of electrically small antenna radiation patterns in non-anechoic environments," <i>Measurement</i>, vol. 208, art no. 112477, 2023. 3. S. Kurokawa, M. Hirose, and K. Komiyama, "Measurement and uncertainty analysis of free-space antenna factors of a log-periodic antenna using time-domain techniques," <i>IEEE Trans. Instr. Meas.</i>, vol. 58, no. 4, pp. 1120-1125, April 2009. 4. G. Leon, S. Loredó, S. Zapatero, and F. Las-Heras, "Radiation pattern retrieval in non-anechoic chambers using the matrix pencil algorithm," <i>Prog. EM. Res. Lett.</i>, vol. 9, pp. 119-127, 2009. 5. B. Fourestie, Z. Altman, J. Wiart, and A. Azoulay, "On the use of the matrix-pencil method to correlate measurements at different test sites," <i>IEEE Trans. Ant. Prop.</i>, vol. 47, no. 10, pp. 1569-1573, 1999.
Proponowana liczba osób	1

Informacje dodatkowe	
Komentarz	Realizacja projektu wymaga umiejętności programistycznych. Implementacja metody wiąże się z implementacją metod z zakresu algebry liniowej. Na potrzeby realizacji pomiarów student będzie miał dostęp do kompletnego stanowiska pomiarowego przeznaczonego do pomiarów niebezechowych.
Studia	Elektronika i telekomunikacja stacjonarne II stopnia

Temat	Metody uczenia maszynowego do zwiększania precyzji lokalizacji wewnątrz budynków w systemach czasu rzeczywistego
Temat w języku angielskim	Machine learning methods for enhancing precision of in-door real-time localization systems
Opiekun pracy	dr hab. inż. Adrian Bekasiewicz
Konsultant pracy	dr hab. inż. Adrian Bekasiewicz
Recenzent	
Cel pracy	Systemy pozycjonowania UWB (ang. <i>Ultra-Wideband</i>) charakteryzują się dużą skalowalnością, precyzją lokalizacji, czy stosunkowo niewielkim zużyciem energii (liczonym w latach – w zależności od częstotliwości odświeżania położenia). Z drugiej strony, precyzja lokalizacji we wspomnianych systemach jest funkcją warunków propagacji. Ostatnie zależą przede wszystkim od zachowania bezpośredniej „widoczności” pomiędzy urządzeniami nadawczymi (aktywna etykieta) i odbiorczymi (węzły systemu lokalizacji). Transmisja niebezpośrednia (ang. non-line-of-sight – NLoS) prowadzi do wydłużenia czasu propagacji sygnału w systemie, a tym samym do błędnego zwiększania odległości pomiędzy jego komponentami. Celem pracy jest wykorzystanie technik uczenia maszynowego w celu zwiększenia precyzji lokalizacji w warunkach NLoS. Projekt zakłada stworzenie bazy danych o pozycjach etykiet zidentyfikowanych przez system oraz mechanizmów wykorzystujących informację o środowisku propagacji do realizacji funkcji korekcji położenia. W ramach badań niezbędne będzie wykonanie serii pomiarów w różnych warunkach propagacji, zbudowanie odpowiedniego modelu korekcyjnego, jego trenowanie (przy użyciu rzeczywistych danych) oraz zastosowanie do korekcji położenia. Ostatecznie zakłada się wykonanie testów porównawczych systemu wyposażonego w mechanizm korekcji oraz bez niego.
Zadania	<ol style="list-style-type: none"> 1. Przegląd literatury; 2. Analiza technik lokalizacji wewnątrz budynków; 3. Opracowanie mechanizmów pozwalających na zbieranie danych o lokalizacji oraz pozyskanie informacji o pozycji w różnych warunkach propagacji; 4. Zbudowanie modelu korekcji położenia etykiety; 5. Korekcja położenia z wykorzystaniem opracowanego modelu oraz testy porównawcze.
Literatura	<ol style="list-style-type: none"> 1. F. Zafari, A. Gkelias, and K.K. Leung, “A survey of indoor localization systems and technologies,” <i>IEEE Comm. Surveys & Tutorials</i>, vol. 21, no. 3, pp. 2568–2599, 2019. 2. J. Kunhoth, A. Karkar, S. Al-Maadeed, and A. Al-Ali, “Indoor positioning and wayfinding systems: a survey,” <i>Hum. Cent. Comput. Inf. Sci.</i>, vol. 10, no. 18, 2020. 3. DWM1000 User Manual, Decawave, Qorvo, 2017.
Proponowana liczba osób	1
Informacje dodatkowe	
Komentarz	Projekt będzie wymagał długotrwałych pomiarów zorientowanych na pozyskanie możliwie powtarzalnych danych. Zakłada się, że do jego realizacji niezbędna jest znajomość środowiska Python oraz takich bibliotek jak scikit-learn.

Temat	Opracowanie scalonego wzmacniacza operacyjnego z kompensacją napięcia niezrównoważenia w technologii 180 nm SOI CMOS
Temat w języku angielskim	Design of Integrated operational amplifier with offset cancellation in 180 nm SOI CMOS technology
Opiekun pracy	dr hab. inż. Jacek Jakusz
Konsultant pracy	
Recenzent	
Cel pracy	Celem pracy jest zaprojektowanie scalonego wzmacniacza operacyjnego w technologii 180 nm SOI (Silicon on Insulator) CMOS z automatyczną kompensacją napięcia niezrównoważenia.
Zadania	<ol style="list-style-type: none"> 1. Zapoznanie się z typowymi architekturami wzmacniaczy operacyjnych. 2. Zapoznanie się z metodami kompensacji napięcia niezrównoważenia wzmacniaczy operacyjnych. 3. Opracowanie schematu elektrycznego wzmacniacza operacyjnego i zbadanie wpływu jego elementów na wejściowe napięcia niezrównoważenia. 4. Opracowanie układu kompensacji wejściowego napięcia niezrównoważenia wykorzystującego możliwości technologii SOI. 5. Opracowanie schematu elektrycznego kompletnego wzmacniacza z kompensacją napięcia niezrównoważenia w technologii SOI CMOS i zbadanie jego właściwości. 6. Opracowanie topografii wzmacniacza i przeprowadzenie symulacji weryfikujących jego parametry.
Literatura	<ol style="list-style-type: none"> 1. P.E. Allen, D.R. Holberg, "CMOS Analog Circuit Design", Oxford University Press, 2002. 2. D. Johns, K. Martin, "Analog Integrated Circuit Design", John Wiley & Sons, Inc., 2012. 3. Z. Jaworski, "A fully differential OTA with dynamic offset cancellation in 28 nm FD-SOI process", Proc. SPIE 10175, Electron Technology Conference 2016. 4. B. Razavi, "Design of Analog CMOS Integrated Circuits", McGraw-Hill Education, 2017.
Proponowana liczba osób	1
Informacje dodatkowe	
Komentarz	
Studia	Elektronika i telekomunikacja stacjonarne II stopnia

Temat	Pętla synchronizacji fazy PLL w technologii CMOS
Temat w języku angielskim	Phase-locked loop (PLL) in CMOS technology
Opiekun pracy	dr hab. inż. Grzegorz Blakiewicz
Konsultant pracy	
Recenzent	
Cel pracy	Należy zaprojektować pętlę synchronizacji fazy PLL składającą się z: oscylatora przestrajanego napięciem (VCO) w konfiguracji generatora pierścieniowego, detektora fazy oraz pompy ładunkowej. Pętla powinna umożliwiać synchronizację z sygnałem o częstotliwości wybranej z zakresu od 100 MHz do 500 MHz. Pasmo trzymania i chwytania pętli powinno wynosić co najmniej 1 % częstotliwości spoczynkowej generatora VCO. Projekt pętli ma być wykonany w technologii CMOS.
Zadania	<ol style="list-style-type: none"> 1. Zapoznanie się z budową pętli PLL, jej blokami funkcjonalnymi oraz metodami projektowania. 2. Opracowanie schematu pętli PLL i wyznaczenie parametrów komponentów. 3. Wykonanie symulacji weryfikujących działanie pętli i określenie najważniejszych parametrów pętli. 4. Opracowanie topografii pętli PLL. 5. Opracowanie dokumentacji technicznej.
Literatura	<ol style="list-style-type: none"> 1. B. Razavi, „Design of Analog CMOS Integrated Circuits”, McGraw-Hill 2001. 2. T. C. Carusone, D. A Johns, K.W. Martin, „Analog Integrated Circuits Design”, 2-nd ed., Wiley 2012.
Proponowana liczba osób	1
Informacje dodatkowe	
Komentarz	
Studia	Elektronika i telekomunikacja stacjonarne II stopnia

Temat	Pętla synchronizacji opóźnień DLL w technologii CMOS
Temat w języku angielskim	Delay-locked loop (DLL) in CMOS technology
Opiekun pracy	dr hab. inż. Grzegorz Blakiewicz
Konsultant pracy	
Recenzent	
Cel pracy	Należy zaprojektować pętlę synchronizacji opóźnień DLL składającą się z: linii opóźniającej przestrajanej napięciem (VCDL), detektora fazy oraz pompy ładunkowej. Pętla powinna umożliwiać synchronizację z sygnałem o częstotliwości wybranej z zakresu od 100 MHz do 500 MHz. Pasmo trzymania i chwytania pętli powinno wynosić co najmniej 1 % częstotliwości, do której pętla ma być synchronizowana. Projekt pętli ma być wykonany w technologii CMOS.
Zadania	<ol style="list-style-type: none"> 1. Zapoznanie się z budową pętli DLL, jej blokami funkcjonalnymi oraz metodami projektowania. 2. Opracowanie schematu pętli DLL i wyznaczenie parametrów komponentów. 3. Wykonanie symulacji weryfikujących działanie pętli i określenie najważniejszych parametrów pętli. 4. Opracowanie topografii pętli DLL. 5. Opracowanie dokumentacji technicznej.
Literatura	<ol style="list-style-type: none"> 1. B. Razavi, „Design of Analog CMOS Integrated Circuits”, McGraw-Hill 2001. 2. T. C. Carusone, D. A Johns, K.W. Martin, „Analog Integrated Circuits Design”, 2-nd ed., Wiley 2012.
Proponowana liczba osób	1
Informacje dodatkowe	
Komentarz	
Studia	Elektronika i telekomunikacja stacjonarne II stopnia

Temat	Sensor obrazu z mikrosekundową migawką w technologii CMOS 180 nm
Temat w języku angielskim	Image sensor with a microsecond shutter in a standard CMOS 180 nm technology
Opiekun pracy	dr hab. inż. Waldemar Jendernalik
Konsultant pracy	
Recenzent	
Cel pracy	Celem pracy jest zbadanie możliwości implementacji sensora obrazu zdolnego robić zdjęcia w krótkim czasie rzędu pojedynczych mikrosekund (taki sensor służy do rejestracji szybko poruszających się obiektów). Badania będą prowadzone w ramach 180-nanometrowej technologii CMOS od jednego z dostawców np. X-FAB Silicon Foundries SE, Taiwan Semiconductor Manufacturing Company (TSMC), lub w obszarze technologii typu Generic. Do dyspozycji jest oprogramowanie profesjonalne firmy Cadence.
Zadania	<ol style="list-style-type: none"> 1. Zapoznanie się z szybkimi sensorami obrazu CMOS. 2. Opracowanie schematu elektrycznego sensora i wykonanie symulacji typu pre-layout. 3. Projekt topografii układu scalonego (microchipa) i weryfikacja typu post-layout.
Literatura	<ol style="list-style-type: none"> 1. P.E. Allen, D.R. Holberg „CMOS Analog Circuits Design,” Oxford University Press, USA 2002. 2. B. Pankiewicz, W. Jendernalik „Projektowanie full-custom układów scalonych CMOS w środowisku Cadence Virtuoso,” skrypt Politechniki Gdańskiej, 2016. 3. Dokumentacja technologii X FAB, TSMC oraz Generic (materiały dostępne w Katedrze Systemów Mikroelektronicznych).
Proponowana liczba osób	1
Informacje dodatkowe	
Komentarz	Temat wznawiany
Studia	Elektronika i telekomunikacja stacjonarne II stopnia

Temat	Sprzętowa akceleracja przetwarzania strumienia wideo
Temat w języku angielskim	Hardware acceleration of video stream processing
Opiekun pracy	dr hab. inż. Marek Wójcikowski
Konsultant pracy	
Recenzent	
Cel pracy	Celem pracy jest projekt, realizacja oraz badanie wydajności wybranego algorytmu służącego do przetwarzania obrazów. W ramach pracy należy zaprojektować i zrealizować system mikroelektroniczny wykorzystujący procesory oraz akceleratory zbudowane na FPGA przetwarzający obraz z kamery i wyświetlający wyniki na monitorze. Dyplomant powinien wybrać i opracować implementację sprzętową lub sprzętowo-programową wybranych operacji przetwarzania obrazów i zintegrować je w postaci całego toru kamera-monitor przetwarzającego na żywo strumień wideo.
Zadania	<ul style="list-style-type: none"> • Dokonać przeglądu literatury naukowej • Przeanalizować wybrane algorytmy pod kątem możliwości realizacji sprzętowej • Wykonać modelowanie wybranych algorytmów z wykorzystaniem symulacji komputerowej (np. OpenCv, Matlab, itp.). • Zrealizować tor wideo - wejście z kamery oraz wyjście na monitor • Dodać do opracowanego toru wideo algorytmy przetwarzające, wykorzystujące procesory oraz koprocesory FPGA. • Wykonać pełną analizę zrealizowanego systemu, dokonać niezbędnych modyfikacji i zaproponować optymalizacje poprawiające możliwości algorytmu.
Literatura	<ol style="list-style-type: none"> 1. Dokumentacja systemu Vivado www.xilinx.com. 2. Dokumentacja platformy Zybo www.digilent.com. 3. J. Ganssle, The Art of Designing Embedded Systems, Elsevier 2008.
Proponowana liczba osób	1
Informacje dodatkowe	
Komentarz	
Studia	Elektronika i telekomunikacja stacjonarne II stopnia

Temat	Synteza i badania elektryczne wielowarstwowych struktur półprzewodnikowych wykonanych z diamentu polikrystalicznego domieszkowanego borem
Temat w języku angielskim	Synthesis and electrical studies of multilayer semiconductor structures made of boron-doped polycrystalline diamond
Opiekun pracy	dr inż. Łukasz Gołuński
Konsultant pracy	
Recenzent	
Cel pracy	Wytworzenie wielowarstwowych struktur półprzewodnikowych z diamentu polikrystalicznego domieszkowanego borem oraz przeprowadzenie szczegółowych badań elektrycznych tych struktur w celu oceny ich zdolności do wykorzystania jako elementów elektronicznych, takich jak kondensatory.
Zadania	<ol style="list-style-type: none"> 1. Przeprowadzenie syntezy diamentu polikrystalicznego domieszkowanego borem oraz wytworzenie wielowarstwowych struktur półprzewodnikowych o zadanych grubościach. 2. Określenie właściwości fizycznych diamentu polikrystalicznego oraz uzyskanych struktur półprzewodnikowych przy pomocy różnych technik charakteryzacji, takich jak pomiar oporności i pojemności. 3. Badanie wpływu rodzaju domieszki boru na właściwości elektryczne uzyskanych struktur półprzewodnikowych. 4. Ocena zdolności uzyskanych struktur do wykorzystania jako elementów elektronicznych, takich jak kondensatory, poprzez badanie ich pojemności i strat dielektrycznych w różnych warunkach. 5. Ocena zdolności uzyskanych struktur do wykorzystania jako elementów elektronicznych, takich jak kondensatory, poprzez badanie ich pojemności i strat dielektrycznych w różnych warunkach.
Literatura	<ol style="list-style-type: none"> 1. Seeding, growth and characterization of nanocrystalline diamond films on various substrates. M. Daenen, O. A. Williams, J. D'Haen, K. Haenen, M. Nesládek; Physica Status Solidi A; Vol 203 Issue 12, september 2006 https://doi.org/10.1002/pssa.200671122. 2. Optimization of Polycrystalline CVD Diamond Seeding with the Use of sp^3/sp^2 Raman Band Ratio; L. Golunski, M. Sobaszek, M. Gardas, M. Gnyba, R. Bogdanowicz, M. Ficek, P. Plotka; Acta Physica Polonica A; Vol 128, p. 136-140; August 2015. 3. Optical and electrical properties of boron doped diamond thin conductive films deposited on fused silica glass substrates; M. Ficek, M. Sobaszek, M. Gnyba, J. Ryl, M Smietana, J. Jasiński, P. Caban, R. Bogdanowicz; Applied Surface Science; Vol 387, p 846-856; November 2016; https://doi.org/10.1016/j.apsusc.2016.06.165. 4. "Are diamonds a MEMS'best friend?." Auciello, Orlando, et al. IEEE Microwave Magazine 8.6 (2007): 61-75.; DOI: 10.1109/MMM.2007.907816.
Proponowana liczba osób	1
Informacje dodatkowe	
Komentarz	
Studia	Elektronika i telekomunikacja stacjonarne II stopnia

Temat	Systemy UWB czasu rzeczywistego wykorzystujące układ DWM1000 do lokalizacji wewnątrz budynków – analiza porównawcza
Temat w języku angielskim	UWB real-time localization systems based on DWM1000 for in-door localization – comparative analysis
Opiekun pracy	dr hab. inż. Adrian Bekasiewicz
Konsultant pracy	dr hab. inż. Adrian Bekasiewicz
Recenzent	
Cel pracy	Systemy lokalizacji UWB (ang. <i>Ultra-Wideband</i>) charakteryzują się dużą skalowalnością, precyzją, czy stosunkowo niewielkim zużyciem energii. Z drugiej strony, nie są one jeszcze powszechnie wykorzystywane, co utrudnia ocenę poszczególnych realizacji (systemów) z punktu widzenia zastosowań do lokalizacji. Co więcej, zdecydowana większość komercyjnie dostępnych systemów wykorzystuje układ DWM1000 opracowany przez firmę Qorvo do realizacji pozycjonowania wewnątrz budynków. Celem pracy jest przetestowanie trzech rozwiązań systemów lokalizacji UWB wykorzystujących wspomniane układy w celu porównania ich dokładności, precyzji lokalizacji (także w warunkach braku bezpośredniej widoczności pomiędzy komponentami systemu – transmisja NLoS), czy możliwości wykorzystania do nawigacji w skomplikowanych środowiskach pracy. W ramach realizacji niezbędne będzie przygotowanie (jednorodnego) stanowiska do badania systemów (w laboratorium Katedry) oraz opracowanie grupy testów (np. pomiary w różnych miejscach pomieszczenia, wpływ lokalizacji węzłów na dokładność pomiarów, itp.), dla których przetestowany zostanie każdy system. Na podstawie uzyskanych wyników opracowane zostaną stosowne statystyki, które pozwolą ocenić parametry pracy systemów w stworzonych warunkach.
Zadania	<ol style="list-style-type: none"> 1. Przegląd literatury; 2. Analiza systemów lokalizacji UWB; 3. Przygotowanie środowiska testowego oraz scenariuszy pracy systemów; 4. Konfiguracja systemów oraz seria pomiarów przy użyciu każdego z nich; 5. Analiza statystyczna i wyciągnięcie wniosków.
Literatura	<ol style="list-style-type: none"> 1. F. Zafari, A. Gkelias, and K.K. Leung, "A survey of indoor localization systems and technologies," <i>IEEE Comm. Surveys & Tutorials</i>, vol. 21, no. 3, pp. 2568–2599, 2019. 2. J. Kunthoth, A. Karkar, S. Al-Maadeed, and A. Al-Ali, "Indoor positioning and wayfinding systems: a survey," <i>Hum. Cent. Comput. Inf. Sci.</i>, vol. 10, no. 18, 2020. 3. DWM1000 User Manual, Decawave, Qorvo, 2017. 4. A.R. Jimenez Ruiz and F. Seco Granja, "Comparing Ubisense, BeSpoon, and DecaWave UWB location systems: indoor performance analysis," <i>IEEE Trans. Inst. Meas.</i>, vol. 66, no. 8, pp. 2106–2117, 2017. 5. L. Fluoratoru, S. Wehrli, M. Magno, and D. Niculescu, "On the energy consumption and ranging accuracy of ultra-wideband physical interfaces," <i>IEEE Global Comm. Conf.</i>, pp. 1–7, 2020. 6. D. Coppens, et al., "An Overview of ultra-wideband (UWB) standards (IEEE 802.15.4, FiRa, Apple): interoperability aspects and future research directions," arXiv:2202.02190, 2022.
Proponowana liczba osób	1
Informacje	

dodatkowe	
Komentarz	Projekt będzie wymagał długotrwałych pomiarów zorientowanych na pozyskanie możliwie powtarzalnych danych. Zakłada się, że testy zostaną przeprowadzone w laboratorium Katedry – laboratorium jest częściowo przygotowane do pracy systemów (jeden jest zainstalowany – infrastruktura jest gotowa).
Studia	Elektronika i telekomunikacja stacjonarne II stopnia

Temat	Szybka fabrykacja anten mikrofalowych z wykorzystaniem technologii FDM oraz SLA (druk 3D) z kompensacją niedokładności
Temat w języku angielskim	Rapid fabrication of microwave antennas using FDM and SLA methods (3D printing) with printing inaccuracy compensation
Opiekun pracy	dr hab. inż. Adrian Bekasiewicz
Konsultant pracy	dr hab. inż. Adrian Bekasiewicz
Recenzent	
Cel pracy	<p>Projektowanie anten mikrofalowych jest zagadnieniem zorientowanym na wyznaczenie odpowiednia z punktu widzenia wymagań projektowych geometrii (zarówno w kontekście elektrycznym jak również polowym). Podstawową metodą weryfikacji opracowanego rozwiązania układowego jest wykonanie pomiarów wyprodukowanego prototypu. Układy mikrofalowe często charakteryzuje rozbieżność charakterystyk pomierzonych oraz uzyskanych na drodze symulacji elektromagnetycznych (EM) co wynika w dużej mierze z błędów systematycznych (np. przesunięcia częstotliwości wynikające z rozbieżności parametrów materiału względem założonych), rozrzutów technologicznych, czy stosowania uproszczeń modelu EM (brak uwzględniania złącz, czy środowiska pracy anteny). W przypadku struktur trójwymiarowych, istotnym problemem jest koszt fabrykacji prototypu, który niejednokrotnie wymaga zastosowania metod obróbki skrawaniem. Alternatywą dla konwencjonalnych rozwiązań jest zastosowanie technologii druku 3D, która pozwala na stosunkowo szybką fabrykację prototypów układów. Oczywiście precyzja druku 3D w technologiach FDM (ang. <i>fused deposition modeling</i>) oraz SLA (ang. <i>stereolithography</i>) jest ograniczona, co prowadzi do rozbieżności charakterystyk uzyskanych na drodze symulacji i pomiarów. Celem niniejszej pracy jest opracowanie mechanizmu sprzężenia zwrotnego pozwalającego na modyfikację wymiarów anteny oraz parametrów wydruku w celu poprawy dokładności charakterystyk uzyskanych na drodze symulacji oraz pomierzonych prototypów. Do realizacji celu zostaną wykorzystane narzędzia umożliwiające ocenę zmian parametrów geometrycznych wydrukowanych struktur względem projektowanych (np. kamera stereoskopowa, bądź techniki przetwarzania obrazu umożliwiające rekonstrukcję modelu 3D na podstawie serii zdjęć obiektu). Opracowany model zostanie następnie wykorzystany do korekcji własności modelu EM oraz ustawień wydruku. Rozwiązanie zostanie przetestowane na podstawie grupy anten DRA (ang. <i>dielectric resonator antenna</i>).</p>
Zadania	<ol style="list-style-type: none"> 1. Przegląd literatury 2. Przegląd konstrukcji oraz metod projektowania anten DRA; 3. Projekt wybranych topologii anten DRA z literatury oraz ich fabrykacja; 4. Opracowanie modelu wyprodukowanych rezonatorów dielektrycznego, oraz wykorzystanie ich do skorygowania charakterystyk pracy anten; 5. Przeprowadzenie eksperymentalnych testów porównawczych struktur przed korekcją oraz po korekcji modeli; 6. Przeprowadzenie testów porównawczych wydruków wykonanych w technologii SLA oraz FDM.
Literatura	<ol style="list-style-type: none"> 1. T.B. Bach, L.H. Manh, K.N. Khac, M. Beccaria, A. Massaccesi, and R. Zich, „Evolved design of microstrip patch antenna by genetic programming,” <i>Int. Conf. EM Adv. Apps.</i>, pp. 1393-1397, 2019. 2. S. Wang, <i>et al</i>, “3-D printing and CNC machining technologies for exploration of circularly polarized patch antenna with enhanced gain,” <i>IEEE Trans. Comp., Pack. Manuf. Tech.</i>, vol. 9, no. 5, pp. 984-990, 2019. 3. F. Zhang <i>et al.</i>, “3-D printed slotted spherical resonator bandpass filters with spurious suppression,” in <i>IEEE Access</i>, vol. 7,

	<p>128026-128034, 2019.</p> <p>4. A. Pichler, D. Steffelbauer, and A. Nazarov, „Examples for genetic algorithm based optimal RFID tag antenna design,” <i>IEEE RFID Tech. Apps Conf.</i>, pp. 223-227, 2014.</p> <p>5. J. Budhu and Y. Rahmat-Samii, “A novel and systematic approach to inhomogeneous dielectric lens design based on curved ray geometrical optics and particle swarm optimization,” <i>IEEE Trans. Ant. Prop.</i>, vol. 67, no. 6, 3657-3669, 2019.</p> <p>6. E.B. Whiting, <i>et al</i>, “Dielectric resonator antenna geometry-dependent performance tradeoffs,” <i>IEEE Open J. Ant. Prop.</i>, vol. 2, 14-21, 2021.</p>
Proponowana liczba osób	1
Informacje dodatkowe	
Komentarz	Projekt będzie wymagał zaangażowania czasowego. Jego realizacja dotyczy implementacji struktur antenowych na podstawie literatury, jak również narzędzi umożliwiających poprawę/korekcję parametrów wydruku 3D. Zakłada się, że na potrzeby realizacji pracy powstaną przynajmniej dwie struktury prototypowe (dwie anteny z rezonatorami przed i po korekcji).
Studia	Elektronika i telekomunikacja stacjonarne II stopnia

Temat	Zasilanie etykiet dla systemów pozycjonowania UWB bez użycia baterii – studium wykonalności
Temat w języku angielskim	Battery-less tags for UWB localization systems – feasibility study
Opiekun pracy	dr hab. inż. Adrian Bekasiewicz
Konsultant pracy	dr hab. inż. Adrian Bekasiewicz
Recenzent	
Cel pracy	Systemy pozycjonowania UWB (ang. <i>Ultra-Wideband</i>) charakteryzują się dużą skalowalnością, precyzją lokalizacji, czy stosunkowo niewielkim zużyciem energii (liczonym w latach – w zależności od częstotliwości odświeżania położenia). Z drugiej strony, etykiety pracujące w systemie wyposażone są w jednorazowe baterie, które mogą stanowić problem w dłuższej perspektywie funkcjonowania systemu (konieczność monitorowania stanu baterii, oraz ich okresowej wymiany). Stosowanie jednorazowych źródeł zasilania ma też negatywny wpływ na środowisko (przetworzenie zużytych baterii jest trudnym i kosztownym przedsięwzięciem). Z drugiej strony, większość systemów lokalizacji UWB jest nakierowana na realizację lokalizacji wewnątrz budynków, gdzie możliwe jest pozyskanie energii dla etykiety z zewnątrz. Dostępne rozwiązania zasilania bez użycia baterii skupiają się na wykorzystaniu energii pola elektromagnetycznego w powietrzu (ang. <i>energy harvesting</i>). Niestety rozwiązania takie nie nadają się do implementacji systemów wielkoskalowych, ze względu na konieczność rozmieszczenia wielu źródeł promieniowania EM oraz trudności w zapewnieniu nieprzerwanego i równomiernego „pokrycia” monitorowanego obiektu. Celem niniejszej pracy jest opracowanie studium wykonalności etykiet dla systemów lokalizacji, które będą w stanie wykorzystać istniejącą infrastrukturę jako źródło bezobsługowego zasilania (np. istniejące w budynkach źródła światła). Do realizacji zadania niezbędne będzie dokładna ocena zapotrzebowania etykiet na prąd a także, rozpoznanie potencjalnych technik zasilania/magazynowania energii. Zakłada się, że w ramach pracy powstanie prototyp urządzenia wykorzystujący moduł UWB DWM1000 oraz opracowaną technikę zasilania bez użycia baterii. Wykonane urządzenie zostanie przetestowane pod względem niezawodności oraz warunków, które muszą być spełnione do jego pracy. W tym celu konieczne będzie wykonanie dwóch modułów oraz implementacja rozwiązania lokalizacji z ich wykorzystaniem (na podstawie dokumentacji modułów DWM1000).
Zadania	<ol style="list-style-type: none"> 1. Przegląd literatury; 2. Analiza technik pobierania energii z otoczenia z punktu widzenia zapotrzebowania etykiet opartych na module DWM1000; 3. Opracowanie układu umożliwiającego pracę modułu bez zasilania zewnętrznego oraz magazynowanie pozyskanej energii; 4. Analiza możliwości praktycznego wykorzystania urządzenia (niezawodność w różnych warunkach pracy, sprawność układu zasilania, czas pracy na zmagazynowanej energii, itp.) 5. Wykorzystanie opracowanego systemu do realizacji pozycjonowania UWB w korytarzu i laboratoriach KSME.
Literatura	<ol style="list-style-type: none"> 1. F. Zafari, A. Gkelias, and K.K. Leung, “A survey of indoor localization systems and technologies,” <i>IEEE Comm. Surveys & Tutorials</i>, vol. 21, no. 3, pp. 2568–2599, 2019. 2. J. Kunthoth, A. Karkar, S. Al-Maadeed, and A. Al-Ali, “Indoor positioning and wayfinding systems: a survey,” <i>Hum. Cent. Comput. Inf. Sci.</i>, vol. 10, no. 18, 2020. 3. DWM1000 User Manual, Decawave, Qorvo, 2017. 4. C. Carvalho and N. Paulino, „On the feasibility of indoor light energy harvesting for wireless sensor networks,” <i>Proc. Tech.</i>, vol. 17,

	<p>2014.</p> <p>5. N. Patwari, <i>et al.</i>, "Locating the nodes: cooperative localization in wireless sensor networks," <i>IEEE Signal Proc. Mag.</i>, vol. 22, no. 4, pp. 54-69, 2005.</p> <p>6. A. Chirap, V. Popa, E. Coca, and D. A. Potorac, "A study on light energy harvesting from indoor environment: The autonomous sensor nodes," <i>Int. Conf. Dev. App. Syst.</i>, pp. 127-131, 2014.</p> <p>7. M. Alhawari, B. Mohammad, H. Saleh and M. Ismail, "A survey of thermal energy harvesting techniques and interface circuitry," <i>IEEE Int. Conf. Electronics, Circuits, and Syst.</i>, pp. 381-384, 2013.</p>
Proponowana liczba osób	1
Informacje dodatkowe	
Komentarz	Projekt jest wieloaspektowy, stosunkowo trudny. Wymaga zarówno znajomości narzędzi do projektowania układów elektronicznych (układy zasilania i sterowania dla modułu DWM1000), jak również technik programistycznych (algorytmy synchronizacji, oraz pozycjonowania).
Studia	Elektronika i telekomunikacja stacjonarne II stopnia

Temat	Zmiennoczęstotliwościowy, czteroprzewodowy konduktometr elektrochemiczny
Temat w języku angielskim	Electrochemical various frequency four point conductometer
Opiekun pracy	dr inż. Maciej Kokot
Konsultant pracy	prof. Tadeusz Ossowski wydz. chemii U.G.
Recenzent	
Cel pracy	Zaprojektowanie i wykonanie konduktometru przeznaczonego do pomiarów konduktancji i impedancji w środowiskach wodnych, współpracującego z różnorodnymi elektrodami konduktometrycznymi – włącznie z czterozaciskową. Układ powinien stwarzać możliwość pomiarów dla różnych częstotliwości w zakresie od ok. 20 Hz do 20 kHz. Korzystne byłoby, acz nieobowiązkowe, umożliwienie pomiarów spektrometrycznych i prezentacja ich wyników na komputerze.
Zadania	<ol style="list-style-type: none"> 1. Projekt i wykonanie analogowej części zasilającej elektrodę konduktometryczną z uwzględnieniem analizy stabilności układu. 2. Projekt i wykonanie części z przetwornikami A/D i D/A np. z wykorzystaniem układu AD1836A. 3. Projekt, wykonanie i oprogramowanie modułu cyfrowego przetwarzania sygnałów z mikrokontrolerem sterującym. 4. Testowanie gotowego urządzenia, analiza dokładności pomiarowej z wykorzystaniem roztworów wzorcowych o znanej konduktancji.
Literatura	<ol style="list-style-type: none"> 1. Ramos at al., „A Four-Terminal Water-Quality-Monitoring Conductivity Sensor”, IEEE Transactions on Instrumentation and Measurement, 2008, DOI:10.1109/TIM.2007.911703. 2. Radiani at. al, „DSP Based Portable Impedance Measurement Instrument Using Sine-Fitting Algorithms”, Proceedings of the IEEE Instrumentation and Measurement Technology Conference, 2005. IMTC 2005, DOI:10.1109/IMTC.2005.1604294. 3. AD1836A – Karta katalogowa Analog Devices.
Proponowana liczba osób	1
Informacje dodatkowe	
Komentarz	
Studia	Elektronika i telekomunikacja stacjonarne II stopnia